

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-098812

(43)Date of publication of application : 11.06.1983

(51)Int.Cl. G11B 5/09
G11B 3/00
G11B 5/09
G11B 7/00
G11B 11/00

(21)Application number : 56-197188

(71)Applicant : SONY CORP

(22)Date of filing : 08.12.1981

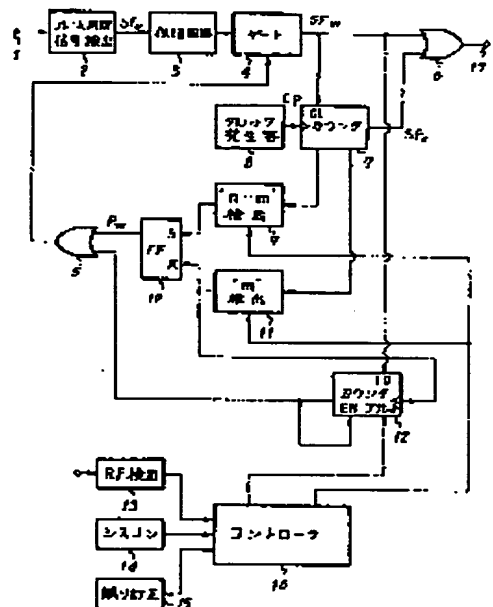
(72)Inventor : OGAWA HIROSHI

(54) REPRODUCING DEVICE FOR DIGITAL SIGNAL

(57)Abstract:

PURPOSE: To eliminate erroneous pulses, by gating the detection signal of a frame synchronizing signal by gate pulses having a window width of a pulse width where the length of time of generation of cycle slip is taken into consideration.

CONSTITUTION: A high frequency detecting circuit 13 detects whether a reproducing signal exists or not, and this detection output and a mode signal indicated by a system controlling circuit 14 are supplied to a controller 16. The signal from an error correcting circuit 15 is supplied to the controller 16 also. This control signal is supplied detectors 9 and 11 for the counted value of a counter 7, and a counted value corresponding to m-number of bits is changed in accordance with the condition of data error to change the width of window pulse PW. The preset value of a monitor counter 12 is changed by the signal of the controller 16 in accordance with the reproducing mode and the existence detection output of the reproducing signal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報 (A)

昭58—98812

⑪ Int. Cl.³

G 11 B 5/09

3/00

5/09

7/00

11/00

識別記号

1 0 4

庁内整理番号

8021—5D

8221—5D

6416—5D

7247—5D

7426—5D

⑬ 公開 昭和58年(1983)6月11日

発明の数 1

審査請求 未請求

(全 7頁)

⑭ デジタル信号の再生装置

ソニー株式会社芝浦工場内

⑯ 出 願 人 ソニー株式会社

東京都品川区北品川 6 丁目 7 番
35号

⑰ 特 願 昭56—197188

⑱ 出 願 昭56(1981)12月 8 日

⑲ 発 明 者 小川博司

東京都港区港南 1 丁目 7 番 4 号

⑳ 代 理 人 弁理士 伊藤貞 外 1 名

明 細 書

発明の名称 デジタル信号の再生装置

特許請求の範囲

1. ランレングスリミテッドコードで変調されるとともに単位時間分毎にブロック化され、このブロック単位のデータに対して上記ランレングスリミテッドコードの通常の変調では現われないビットパターンが同期信号として付加された状態のデジタル信号を再生する装置であつて、再生された上記デジタル信号から上記同期信号を検出する検出回路と、この検出回路からの上記同期信号の検出信号をゲートするゲート回路と、このゲート回路の出力信号に基づいて、上記同期信号が得られる時点の前後の若干の期間分のパルス幅を有するウィンドウパルスを形成するウィンドウパルス形成回路と、上記ウィンドウパルスのパルス幅を可変するコントロール回路とを有し、上記ウィンドウパルスが上記ゲート回路のゲート信号とされて上記パルス幅区間、上記ゲート回路が開となるようにされると

- とともに上記コントロール回路の出力により上記パルス幅が、再生装置がどのモードであるかや上記再生デジタル信号の状態に応じて適宜選定されるようになされたデジタル信号の再生装置。
2. 上記ウィンドウパルス形成回路は第 1 のカウンタを有し、上記同期信号の周波数より十分高いクロックパルスを上記第 1 のカウンタでカウントし、そのカウント値によつて上記ウィンドウパルスのパルス幅が決定されるとともに上記第 1 のカウンタよりフレーム周期の信号を得、このフレーム周期の信号をクロックとしてカウントし、上記ゲート回路からの出力信号によつてプリセット値にプリセットされ、カウント値が設定された値以上になつたとき、上記ゲート回路を開放状態となす出力信号を得る第 2 のカウンタを有する監視回路が設けられ、さらに、上記コントロール回路には再生装置がどのモードになつているかを示す信号が供給され、それに応じて得られるコントロール信号によつて、上記監視回路の上記第 2 のカウンタの設定カウ

ント値が各モードに応じた値に選定されるようにされた特許請求の範囲第1項記載のデジタル信号の再生装置。

3. 上記ウィンドウパルス形成回路は第1のカウンタを有し、上記同期信号の周波数より十分高いクロックパルスを上記第1のカウンタでカウントし、そのカウント値によつて上記ウィンドウパルスのパルス幅が決定され、上記コントロール回路には再生デジタル信号中のデータ誤りの状態に応じたコントロール信号が得られ、このコントロール信号によつて上記ウィンドウパルスのパルス幅を設定する上記第1のカウンタのカウント値が可変されるようにされた特許請求の範囲第1項記載のデジタル信号の再生装置。

発明の詳細な説明

この発明は、AM変調やFM変調などのキャリア変調方式によらないベースバンドで記録されたデジタル信号の再生装置の特にフレーム同期信号（ブロック同期信号）の補償回路部に関する。

例えば、オーディオ信号がデジタルPCM化さ

(3)

して、この1ブロック毎のデータに対してフレーム同期信号（ブロック同期信号）がその先頭の部分に挿入され、1ブロック単位の日印とされている。

このフレーム同期信号としては、この場合、最大反転間隔が連続する変調出力は通常の変調によつては現れないことを利用して、この最大反転間隔が2回連続するビットパターン、すなわち“1”の区間が最大反転間隔の間続くとともに、これに続いて“0”の区間が最大反転間隔区間続くようなパターンをフレーム同期信号として用いるようにしている。

前述もしたように、このフレーム同期信号を再生側では検出し、このフレーム同期信号を検出したことによりその後のデータを適宜処理するわけであるが、以下のような理由により、このフレーム同期信号が正しく検出されない場合があり、一般に再生側にはフレーム同期信号の補償回路が設けられる。

すなわち、例えばディスクに生じた傷などに

(5)

れてディスクに記録され、この記録されたデジタルPCMオーディオ信号がこのディスクより再生される装置が知られている。このPCMオーディオディスクの記録再生装置の場合、PCMオーディオ信号を記録するに当つては、AM変調やFM変調などのキャリア変調方式によらないベースバンドで記録する方式が採られている。そしてこの場合、通常ランレングスリミテッドコード（run length limited code）の変調方法が用いられる。この変調方法は、“0”または“1”のデータに関して2つのデータの運移（トランジション）間の最小反転間隔を長くして記録効率を高くすると共に最大反転間隔を短いものとして再生側におけるセルフクロックの容易化を図るものである。

ところで、デジタル信号を記録、再生する際にはデジタル信号の誤り訂正その他の処理を容易にするため複数サンプル毎にブロック化し、そのブロック化したものの毎に処理するようにしている。この1ブロック分の長さを1フレーム期間としてデジタルオーディオディスクでは扱っている。そ

(4)

りフレーム同期信号が欠落してしまう場合がある。また、フレーム同期信号と類似するパルス状のノイズが再生信号に混入され、これが誤つてフレーム同期信号として再生され、その後の処理を誤らせる結果となるような場合もある。さらに音声信号の取出しのようなサーチモードなどのときにはフレーム同期信号は検出されないがこのサーチモードが終了した後即座にフレーム同期信号が得られないと、サーチモードから通常の再生モードに切り換つた後から安定な再生信号が得られるのにしばらくの時間が必要になるということにもなる。その他種々の原因によりフレーム同期信号の周期が変わることがあり、それを補正する必要もある。

この発明は上述のようなデジタル信号の再生装置のフレーム同期信号の補償回路として、特に簡単な構成であるとともに再生装置のモードや、再生信号の状況に応じて最適な補償動作をなすようなものを提供しようとするものである。

以下、この発明による装置の一例を図を参照しながら説明しよう。

(6)

第1図はこの補償回路の系統図の一例であり、入力端(1)を通じた再生PCMオーディオ信号(NRZデータ)はフレーム同期信号検出回路(2)に供給される。このフレーム同期信号検出回路(2)はデータ中のフレーム同期信号と同じビットパターンの信号を検出するものである。この検出回路(2)においてフレーム同期信号が検出されると、その検出信号 SFO が保護回路(3)に供給される。この保護回路(3)は再生時、再生位置がジャンプした場合のように再生信号が得られないのに再生信号としてその間の信号を取り扱い、ノイズがフレーム同期信号として誤つて検出されないように入力信号をミュートする回路であつて、特に設けなくてもよい。

この保護回路(3)を通じたフレーム同期信号の検出信号 SFO はゲート回路(4)に供給される。このゲート回路(4)にはオアゲート(5)の出力信号がゲート信号として供給される。この場合、オアゲート(5)の出力信号であるゲート信号は、通常は後述するようにして正規のフレーム同期信号位置に対し、

(7)

ゲート回路(4)のゲート信号となるウィンドウパルス PW はこのカウンタ(7)のカウント出力情報に基づいて次のようにして形成される。

すなわちカウンタ(7)のカウント値がフレーム周期に相当するカウント値 n より m ビット分に相当するカウント数だけ少ない数になると、検出器(8)においてそれが検出されその検出出力によつてフリップフロップ回路(9)がセットされる。また、カウンタ(7)のカウント値が m ビット分に相当するカウント値になると、それが検出回路(10)において検出され、その検出出力によりフリップフロップ回路(9)がリセットされる。カウンタ(7)がフレーム同期信号の検出信号によりクリアされることを考えればフリップフロップ回路(9)からはフレーム同期信号の位置より手前 m ビット分の位置において立ち上がり、フレーム同期信号の後縁より m ビット分遅れた時点において立ち下がるウィンドウパルス PW が得られる。このウィンドウパルス PW はオアゲート(5)の一方の入力端に供給され、ゲート回路(4)のゲート信号となるものである。

(9)

± m ビット程度のパルス幅を有するようなウィンドウパルス PW とされる。したがつて、正しい位置にフレーム同期信号が発生したときは、このゲート回路(4)を通じてその検出信号が得られる。ゲート回路(4)を通じて得られたフレーム同期信号の検出信号はオアゲート(6)の一方の入力端に供給されるとともにカウンタ(7)のクリア端子に供給される。このカウンタ(7)のクロック端子にはクロック発生器(8)からのクロックパルス CP が供給される。このクロック発生器(8)は再生信号のクロック成分に同期するようにされており、例えばPLL回路が用いられる。このカウンタ(7)からはクロックパルス CP をカウントしてフレーム周期のキャリアパルス SFC がこれより得られるようにされている。そしてこのカウンタ(7)から得られるフレーム周期の信号 SFC がオアゲート(6)の他方の入力端に供給される。

なお、このクロック発生器(8)の出力クロックはフレーム同期検出用のクロックとしても用いられる。

(8)

フレーム同期信号の位相とカウンタ(7)の出力キャリアパルス SFC の位相とがずれてしまつている場合にはゲート回路(4)からはフレーム同期信号の検出信号が得られなくなるが、その場合には次のようにしてその状態が検出されてカウンタ(7)が強制的にフレーム同期信号とパルス SFC の位相とが一致するようにされている。

すなわち(12)はその状態を検出するための監視用カウンタである。このカウンタ(12)のロード端子にはゲート回路(4)から得られるフレーム同期信号の検出信号が供給されカウント値がプリセット値にプリセットされる。またそのクロック端子には検出器(8)からのカウンタ(7)のカウント値が m ビットに相当する数であるときの出力信号が供給される。

この場合、カウンタ(7)においては常にクロックパルス CP をカウントしているので検出器(8)からはフレーム周期でパルスが得られ、これがカウンタ(12)でカウントされることになるが、ゲート回路(4)からフレーム同期信号の検出信号 SFW が得られている間は、カウンタ(12)のロード端子には1フレ

(10)

ーム周期でこの検出信号 S_{FW} が供給されてプリセットされるので、結局このカウンタ 12 のカウント値はプリセット値 +1 以上は歩進しない。そして、ゲート回路 (4) からフレーム同期信号の検出信号が連続して得られない状態のときは、このカウンタ 12 はプリセット値から検出器 10 の出力パルスを順次カウントし、カウント値が多進する。そして、そのカウント値が所定値になると、このカウンタ 12 よりハイレベルに立ち上がる出力信号 S_L が得られる。この出力信号 S_L はこのカウンタ 12 のイネーブル端子に供給されており、このため、カウンタ 12 はカウントを停止する。この出力信号 S_L はオアゲート (5) を通じてゲート回路 (4) に供給される。つまり、ゲート信号は常にハイレベルとなり、ゲート回路 (4) は開放状態になる。

そして、フレーム同期信号の検出信号がこのゲート回路 (4) より得られると、このカウンタ 12 が再びロードされ、その出力信号 S_L がローレベルに落ちるとともにこのカウンタ 12 がカウント可能状態に戻る。

11

れることにより 1 サイクル分抜けたり増えたりするサイクルスリップ現象が生じる。これは例えば再生信号にドロップアウトが生じることにより発生する。通常の再生モードにおいては、ビット同期回路を構成する PLL 回路の可変周波数発振器の周波数とローパスフィルタの時定数とを選定して、サイクルスリップによつて生じる時間的誤差は $\pm 1 \sim 2$ ビット程度におさえられている。

したがつて、ノーマル再生モードの場合、通常は、ウィンドウパルスの幅は、このサイクルスリップを生じたときにもフレーム同期信号の検出信号をゲートできるようなパルス幅であればよく、例えばフレーム同期信号が検出されるべき位置を中心に ± 3 ビット分程度の幅がよい。しかし、ノーマル再生モードであつても、再生信号中のデータ誤りがランダム誤りである場合には上記の幅で問題はないが、バースト誤りが多い場合には、再生信号とクロックとの位相ずれの量が積算されることによるサイクルスリップの量が大きくなるため、ウィンドウパルスのパルス幅を広くする必要

13

つまり、カウンタ (7) の出力キャリアパルス S_{FC} の位相が再生信号中のフレーム同期信号に対して大きくずれウィンドウパルス幅内にフレーム同期信号の検出信号が入らないときは監視用カウンタ 12 でこれが検出され、強制的にカウンタ (7) の出力キャリアパルス S_{FC} の位相が再生信号のフレーム同期信号位相と一致するようにカウンタ (7) がクリアされるものである。

そして、この発明においては、さらに、ウィンドウパルスのパルス幅及び監視用カウンタ 12 のプリセット値が再生モードや再生信号の状況によつて補償回路が最も有効に働くように制御される。

すなわち、ウィンドウパルスのパルス幅やカウンタ 12 のプリセット値に関しては次のような点が考慮されている。

再生デジタル信号を得るには、ディスクから取り出した信号を、この信号に同期したクロック信号によつてビット同期させる必要があるが、このビット同期回路において上記クロック信号と再生信号との相対的位相ずれがあると、それが積算さ

12

がある。

また、監視用カウンタ 12 はウィンドウパルスの位相とフレーム同期信号の位相とのずれを補正するものであるが、ノーマル再生時などのように比較的安定にフレーム同期信号が検出できるときには、その検出信号 S_{FW} がドロップアウト等により若干欠如していてもウィンドウパルスの位相は正しいものとなつているから監視回路を働かせることは実質的にウィンドウパルスのパルス幅を広げる結果となつて疑似フレーム同期信号等のノイズの除去ができない等の不都合が生じる。このため、ノーマル再生時にはカウンタ 12 からの信号 S_L をハイレベルに立ち上げるに要するフレーム数、つまりプリセットカウント値から信号 S_L がハイレベルに立ち上がるまでの検出器 10 の出力パルス数は比較的大であつてよく、例えば「16」とされる。

一方、再生モードにおいて、領出しのためのサーチモードにされたときは短時間のジャストトラックにおける再生信号からコントロール信号を再生する必要があるため、監視用カウンタ 12 の

14

出力信号 S_L はフレーム同期信号が得られなくなつてから短い期間、例えば3フレーム期間後にハイレベルになるようにしなければならない。

さらに、再生信号が再生中になくなつたときは、カウンタ02はフレーム同期信号が得られなくなつたら即座に出力信号 S_L がハイレベルとなるようにプリセット値が選定される方がよい。また、この再生信号が得られないときは、ディスク駆動モータの回転を制御することが多いので、再生信号が得られて後しばらくの間はウインドウパルスのパルス幅は最大にしておく方がよい。

以上のことを考慮して次のように構成される。

すなわち、高周波検出回路03において、再生信号の有無が検出され、その検出出力がコントローラ04に供給される。また、システムコントロール回路04からの再生装置がどのモードになつていのかを示す信号がコントローラ04に供給される。さらに、再生信号中のデータの誤りを検出するとともにその誤りを訂正する誤り訂正回路05からのデータ誤りの状況を示す信号がこのコントローラ04

09

回路(4)の出力 S_{FW} であり、同図Dはカウンタ(7)の出力キャリアパルス S_{FC} であり、さらに同図Eはオアゲート(6)の出力 S_{FG} である。

この場合、このサイクルスリップの量は、再生信号中において、ランダム誤りは多くてもバースト誤りが少ないときは小さく、バースト誤りが多いときは多くなるが、前述のようにウインドウパルス P_W の幅は、誤りの状況に応じて可変されているので、ほぼ確実にウインドウパルス幅内にそのサイクルスリップしたフレーム同期信号の検出信号は含まれ、ゲート回路(4)より得られる。この場合、このゲートされて得られたパルスによつてカウンタ(7)はキャリアパルスを発生する前にクリアされるのでウインドウパルス P_W のパルス幅が狭くなるとともに、このカウンタ(7)の出力キャリアパルスは同図Dに示すようにこのサイクルスリップが生じた期間ぬけることになる。

一方ドロップアウトの期間においてはウインドウパルス P_W のパルス幅内にフレーム同期信号は存在しないからゲート回路(4)の出力にはフレーム

09

に供給される。

そして、コントローラ04からのコントロール信号はカウンタ(7)のカウント値の検出器(9)及び04に供給されて、前述した“m”ビット分に相当するカウント値が前述のように、データ誤りの状況に応じて変えられ、ウインドウパルスのパルス幅が変えられる。

また、コントローラ04の別の出力信号によつて監視用カウンタ02のプリセット値が、再生のモードに応じてまた、再生信号の有無検出出力に応じて変えられる。

この第1図の回路の動作をタイムチャートを参照してさらに説明しよう。

第2図～第4図はノーマル再生モードにおける動作を示すもので、第2図はサイクルスリップによつて1フレーム周期より短い期間が生じた場合及びドロップアウトが生じた場合の動作例である。同図Aはフレーム同期信号検出回路(2)の出力 S_{FO} であり、同図Bはフリップフロップ回路08からのウインドウパルス P_W であり、また同図Cはゲート

09

同期信号の検出信号は現れない。しかしドロップアウトが生じる前のフレーム同期信号によつてカウンタ(7)が正しくクリアされていれば、カウンタ(7)からは正しいフレーム周期の信号が得られ、これがオアゲートを通じてフレーム同期信号として出力端08に取り出されることになる。

第3図は同様にサイクルスリップ及びドロップアウトが生じたときで、この例はサイクルスリップが生じたことによつてフレーム周期よりも長い期間が生じた場合である。この場合には、カウンタ(7)はキャリアパルス S_{FC} を発生した後にゲート回路(4)から得られる信号によつてクリアされるのでこのパルス S_{FC} はこのサイクルスリップが生じた後の期間の長さが正規のものとは異つたものとなる。しかしオアゲート(6)の出力 S_{FG} としては同図Eに示すようなものが得られる。

第4図は疑似同期パルスの混入した場合及び再生装置をサーチモードにしたことによつてフレーム同期信号が長期間亘つて欠如した場合である。

この場合には疑似同期パルスがウインドウパル

09

ス幅内に入るとは極めて希であることからこの疑似同期パルスが除去された状態でゲート回路(4)よりフレーム同期信号の検出信号 S_{FW} が得られる。一方、ゲート回路(4)よりフレーム同期信号の検出信号 S_{FW} が得られないサーチモードの期間においては監視用のカウンタ02において例えば3フレーム期間フレーム同期信号がないことが検出されると、カウンタ02の出力信号 S_L (同図F)によつてゲート回路(4)が開放状態とされ、サーチモードの後にノーマルモードとなつたことにより検出されるフレーム同期信号がゲート回路(4)よりゲートされると、これによつて監視用カウンタ02がロードされるとともにカウンタ(7)がクリアされる。したがつてカウンタ(7)の出力パルス S_{FC} は同図Dに示すようにサーチモードの後の時点において若干不連続とはなるもののその後は正しいフレーム周期の信号が得られるようになる。

以上述べたようにして、この発明によれば簡単な構成によりフレーム同期信号の補償回路が実現できるとともに、再生信号の状況や再生のモード

19

パルスを形成するフリップフロップ回路、02は監視用カウンタ、09は再生状況に応じて補償回路をコントロールするためのコントローラである。

代理人

伊藤

貞

岡

松隈

秀盛

の違いに応じた適切な補償動作をするフレーム同期信号の補償回路を実現できるものである。

また、この発明による補償回路によればサイクルスリップが生じる時間長分だけ見込んだパルス幅のウィンドウ幅のゲートパルスによりフレーム同期信号の検出信号をゲートするようにしたので、各フレーム周期内の同じ位置において誤つたパルスがフレーム同期信号検出回路より得られたとしても、その誤つたパルスを除去できるという効果がある。

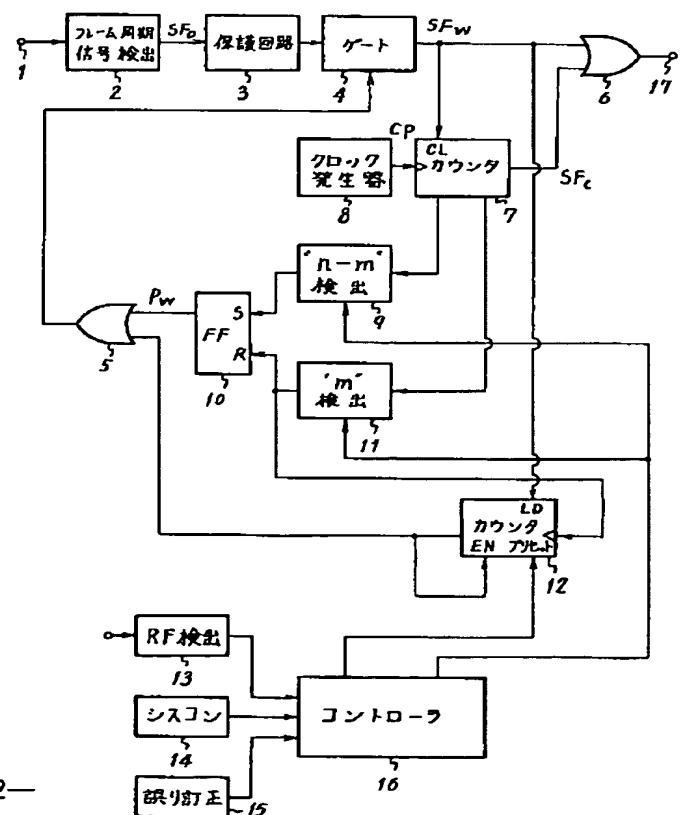
なお、この発明はデジタルPCMオーディオディスクの再生装置の場合に限らず、デジタル信号をベースバンド記録する場合においてフレーム同期信号(ブロック同期信号)を検出する場合のその補償回路に用いることができるのは勿論である。図面の簡単な説明

第1図はこの発明装置の要部の一例の系統図、第2図はその説明のための波形図である。

(9)及び(11)はウィンドウパルスのパルス幅を決定するためのカウント値の検出器、09はウィンドウ

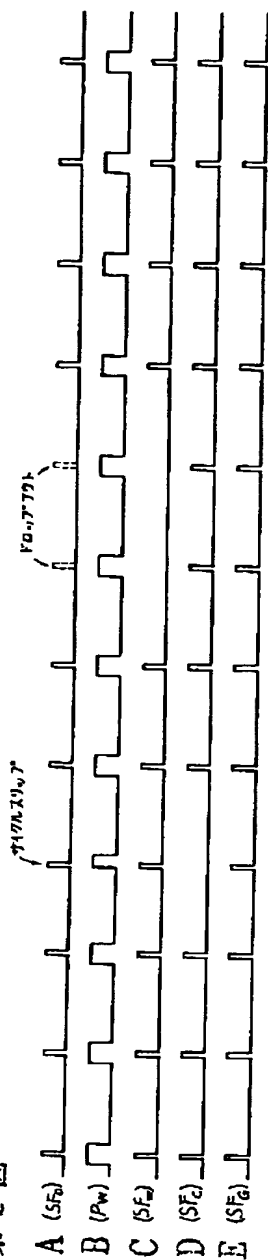
(20)

第1図

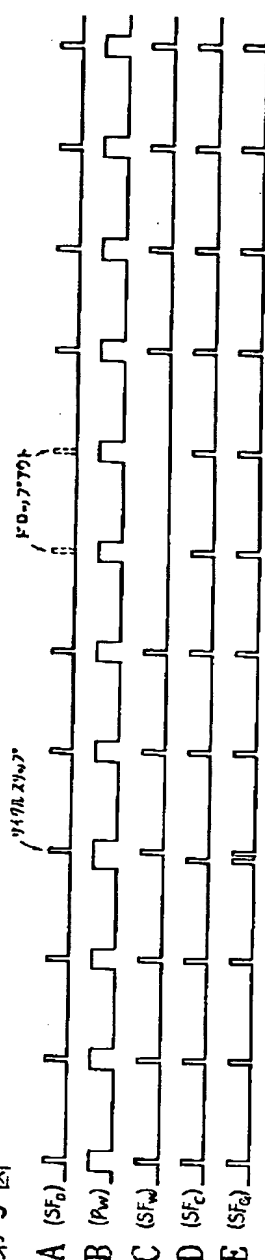


20

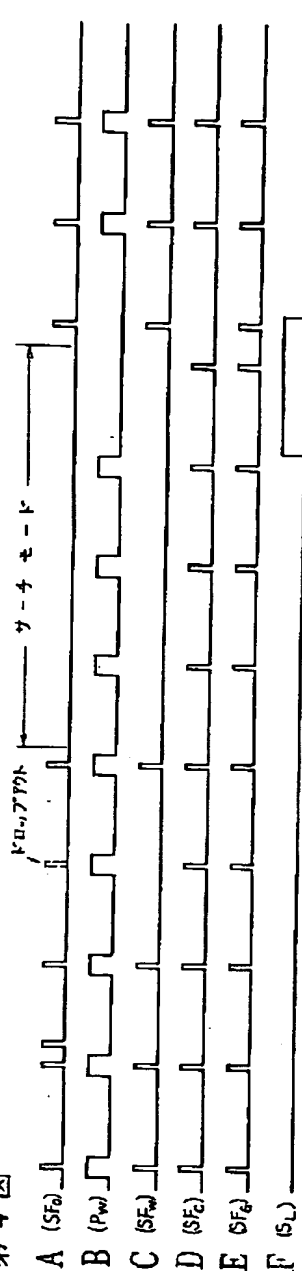
第2図



第3図



第4図



昭 64. 1. 5 発行

手続補正書

特許法第17条の2の規定による補正の掲載

昭和 56 年特許願第 197188 号(特開 昭 58- 98812 号, 昭和 58 年 6 月 11 日 発行 公開特許公報 58- 989 号掲載)については特許法第17条の2の規定による補正があったので下記のとおり掲載する。 6 (4)

Int. Cl. 4	識別記号	庁内整理番号
G11B 20/14	351	Z-8322-5D

昭和 63 年 8 月 26 日

特許庁長官 吉田文毅 殿

1. 事件の表示

昭和 56 年 特 許 願 第 197188 号

2. 発明の名称

デジタル信号の再生装置

3. 補正をする者

事件との関係 特許出願人

住 所 東京都品川区北品川 6 丁目 7 番 35 号

名 称 (218) ソ ニ ー 株 式 会 社

代表取締役 大 賀 典 雄

4. 代 理 人

住 所 東京都新宿区西新宿 1 丁目 8 番 1 号
TEL 03-343-582100 (新宿ビル)

氏 名 (3388) 弁 理 士 伊 藤 貞 次

5. 補正命令の日付 昭和 年 月 日

6. 補正により増加する発明の数

7. 補正の対象 明細書の発明の詳細な説明の欄

8. 補正の内容



方式 2 頁

- (1) 明細書中、第 7 頁 2 行～3 行に「再生 PCM オーディオ信号 (NRZ データ)」とあるを「再生されたデジタル信号」に訂正する。
- (2) 同、同頁 4 行に「データ」とあるを「デジタル信号列」に訂正する。
- (3) 同、第 10 頁 2 行に「位相とがずれて」とあるを「位相とが $\pm m$ ビット以上ずれて」に訂正する。

以 上